

## ⑫ 公開特許公報(A)

平4-134396

⑤ Int.Cl.<sup>5</sup>

識別記号

庁内整理番号

⑬ 公開 平成4年(1992)5月8日

G 09 G 5/00  
G 06 F 3/153  
G 09 G 5/00

3 3 0 Z  
A  
M 8121-5G  
9188-5B  
8121-5G

審査請求 未請求 請求項の数 3 (全4頁)

⑭ 発明の名称 表示コントローラ

⑮ 特 願 平2-255066

⑯ 出 願 平2(1990)9月27日

⑰ 発 明 者 藤 本 曜 久 東京都青梅市末広町2丁目9番地 株式会社東芝青梅工場内

⑰ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑰ 代 理 人 弁理士 鈴江 武彦 外3名

DE1

## 明 細 書

## 1. 発明の名称

表 示 コ ン ト ロ ー ラ

## 2. 特許請求の範囲

(1) 表示装置に文字、画像等を表示するための表示制御を行なうLSIチップに、文字、画像等を表示するための情報を格納する画像メモリの少なくとも一部と、上記画像メモリより表示データを読み出す表示制御回路とを内蔵したことを特徴とする表示コントローラ。

(2) 上記LSIチップと外部との接続において、画像メモリとのインタフェースを持たないことを特徴とする請求項(1)記載の表示コントローラ。

(3) 上記画像メモリに複数の入出力ポートを持つメモリを使用することを特徴とする請求項(1)記載の表示コントローラ。

## 3. 発明の詳細な説明

[発明の目的]

(産業上の利用分野)

この発明はコンピュータ機器に使用される表

示コントローラに関する。

(従来技術)

コンピュータ機器に使用される表示装置はマシンインタフェースの中核として益々高度な機能が要求されるようになった。多色表示、画像表示、マルチウインドウ表示等はその代表例であり、いずれの機能を実現するためにも表示コントローラならびに表示メモリに対して高速レスポンスが要求される。

従来、ディスプレイ装置に文字、図形等を表示するためには、表示コントローラと画像メモリを接続し、表示コントローラが画像メモリの読み出し制御を行っていた。表示コントローラは個々の部品により組まれた基板レベルのものからLSI化へと進んできたが、表示システムとしては、画像メモリのアクセス性能や表示コントローラのインタフェースバス幅等が性能の大きなネックとなっていた。

(発明が解決しようとする課題)

上述したように、従来では、外部メモリのア

クセスタイム等のメモリ性能により表示サブシステムの性能が決定されてしまう。また、表示コントローラと画像メモリの接続ピン数は、表示コントローラのLSI化のため、又、コスト的に大きくできず、メモリのバス幅が性能のネックになっている等の問題があった。

近年、LSIの集積度は次第に大きくなり、大容量のメモリもチップ内に持つことが可能になってきた。また、チップ内のメモリは、ピン数(メモリバス幅等)の制約を受けずに特殊なものも構成できる大きなメリットがある。

この発明は上記事情に鑑みてなされたものであり、画像メモリをチップ内に持つことにより、小型化、高性能化を図ることが可能な表示コントローラを提供することを目的とする。

#### 〔発明の構成〕

##### (課題を解決するための手段)

本発明は、表示装置に文字、画像等を表示する表示のためのLSIチップであって、文字、画像等を表示するための情報を格納する画像メモリ

る。

##### (実施例)

以下、図面を使用して本発明の実施例について詳細に説明する。第1図は本発明の実施例を示すブロック図である。図において、符号19は、画像メモリと、画像メモリより表示データを読み出し、表示出力制御を行う表示制御回路とを内蔵した1チップ構成の表示コントローラチップであり、符号11～符号13、符号15～符号17の機能要素で構成され、内蔵メモリをアクセスして図形、文字等の表示を行う。符号11は表示制御回路であり、ディスプレイ装置14に対して同期信号、ブランキング信号等の生成と、画像メモリ12よりデータを読み出し表示する制御を行う。符号12は画像メモリであり、表示に必要な情報を格納する。符号13は表示出力回路であり、画像メモリ12から読み出したデータをシリアルデータ(ビデオ信号)に変換し、外部のディスプレイ装置14に供給する。符号14はディスプレイ装置であり、表示コントローラチップ19の表示

の少なくとも一部と、上記画像メモリ表示のためのデータを読み出す表示制御回路とを上記LSIチップに内蔵したことを特徴とする。

##### (作用)

本発明は上述したように、ディスプレイ装置に表示するための情報を保持する画像メモリ(または文字フォントメモリ)と、ディスプレイ装置に表示するときに必要な同期信号やブランキング信号等を発生し、画像メモリに格納されたデータをディスプレイ装置に表示するための表示制御を行う表示コントローラとをLSIの1チップ内に設けることにより、メモリインタフェース信号が不要で小型化がはかれ、また、内部の画像メモリを適当な構造にすることにより、メモリアクセスに対する処理の高速化を実現する。

また、チップの内部に画像メモリを持つことで、ピン数制限を受けず、画像メモリのバス幅を広げることが可能となる。また、メモリをマルチポート化することによりメモリアクセスの競合が回避できるため、メモリアクセスの高速化が可能であ

出力回路13より出力されるビデオ信号に従い文字、図形等を表示する。符号15はメモリデータバスであり、画像メモリ12のデータ転送に用いる。符号16は転送描画回路であり、画像メモリデータに対し指定した領域の転送や図形描画等を行う。符号17はシステムインタフェース制御回路であり、外部とのデータ転送を制御する。符号18はシステムデータバスであり、外部データはこのバスにより表示コントローラチップ19と接続される。

第2図及び第3図はそれぞれ本発明の他の実施例を示すブロック図である。

第2図はテキスト表示を行う場合の実施例を示すブロック図である。図において、符号21は表示制御回路であり、ディスプレイ装置に対して同期信号、ブランキング信号等の生成と、画像メモリ22よりデータを読み出し表示する制御を行う。符号22は画像メモリであり、文字コード等の情報を格納する。符号23はフォントメモリであり、文字コードに対応したフォントイメージを格納す

る。符号24は表示出力回路であり、フォントメモリ23から読み出したデータをシリアルデータに変換し、外部のディスプレイにビデオ信号を供給する。符号25はシステムインタフェース制御回路であり、外部とのデータ転送を制御する。

第3図は表示コントローラチップに内蔵の画像メモリをマルチポート化した場合の実施例を示すブロック図である。図において、符号31は表示制御回路であり、ディスプレイ装置に対して同期信号、ブランキング信号等の生成と、画像メモリ32よりデータを読み出し表示する制御を行う。符号32は2ポート化した画像メモリであり、表示に必要な情報を格納する。符号33は表示出力回路であり、画像メモリ32から読み出したデータをシリアルデータに変換し、外部のディスプレイにビデオ信号を供給する。符号34は転送描画回路であり、画像メモリデータに対し指定した領域の転送や図形描画等を行なう。符号35はシステムインタフェース制御回路であり、外部とのデータ転送を制御する。符号36は表示読み出しア

ドレスであり、表示制御回路31からの表示アドレスを画像メモリ32に供給する。符号37は画像メモリアドレスであり、表示以外のメモリアクセスを行うときのアドレスを供給する。符号38は表示データバスであり、アドレス36に対し読み出したデータがこのバスを通して表示出力回路33に供給される。符号39はメモリデータバスであり、アドレス37を用いて画像メモリ32とのデータ転送を行う。

以下、本発明実施例の動作について詳細に説明する。まず、第1図に示す一実施例から説明する。表示制御回路11は画像メモリ12の内容を読み出し、この表示データを表示出力回路13によりパラレル-シリアル変換して、外部ディスプレイ装置14に合ったビデオデータを生成し出力する。また、表示動作の他に、転送描画回路16等により、指定した矩形領域の転送(BIT-Block Transfer)や直線、円等の図形描画及び塗りつぶしを行うために、画像メモリ12にアクセスを行う。また、外部からは、シ

ステムインタフェース制御回路17により画像メモリ12のアクセスが行われる。

画像メモリ12はチップ内(表示コントローラチップ19内)にあるため、内部データバス15のバス幅は外付けされていた場合より大きくすることができ、性能を高くすることが可能である。また、表示コントローラチップ19としては、外部インタフェースがシステムインタフェース制御回路18とディスプレイ装置14に接続するビデオインタフェースのみで構成することが可能になり、小型化が可能となる。

第2図にテキスト表示を行う場合の実施例を示す。第1図と異なる表示回路による表示動作についてのみ説明する。表示制御回路21は画像メモリ22からコードや属性等のデータを読み出し、そのコードに応じてフォントメモリ23からイメージを読み出し、表示出力回路24でビデオ信号に変換される。

第3図に、第1図に示す画像メモリを2ポート化した場合の実施例を示す。画像メモリ32から

表示のために読み出すときは、表示制御回路31よりアドレスバス36を通してアドレスが2ポート画像メモリ32に供給され、2ポート画像メモリ32から読み出されたデータはデータバス38より表示出力回路33へ伝えられ、ビデオ出力に変換される。表示以外の画像メモリアクセスは、別なアドレスバス37とデータバス39により行われる。このように画像メモリ32は、複数の別なアドレスバスデータバスを持つことにより、独立にアクセスが行え、高速化がはかれる特徴を持つ。

#### [発明の効果]

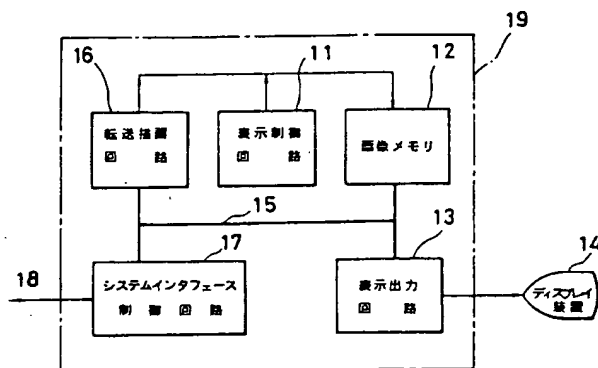
以上説明のように本発明によれば、表示装置に文字、画像等を表示するための表示制御を行なうLSIチップに、文字、画像等を表示するための情報を格納する画像メモリの少なくとも一部と、上記画像メモリより表示データを読み出す表示制御回路とを内蔵したことにより、画像メモリとのメモリインタフェースが不要となり、小型化がはかれる。また、チップ内部にメモリを持つことが

できるので、メモリのバス幅を広げることが可能であり、更に、マルチポート化することによりメモリアクセスの競合が回避でき、メモリアクセスの高速化が可能となる。

#### 4. 図面の簡単な説明

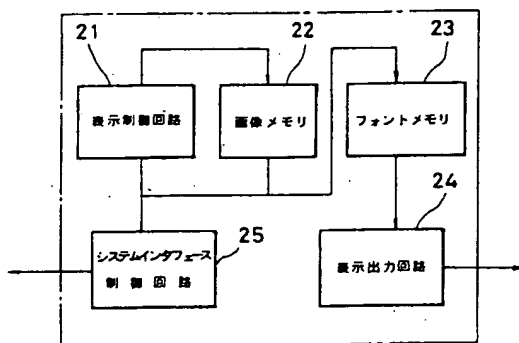
第1図は本発明の一実施例を示すブロック図、第2図、及び第3図はそれぞれ本発明の他の実施例を示すブロック図である。

11…表示制御回路、12…画像メモリ、13…表示出力回路、14…ディスプレイ装置、15…メモリデータバス、16…転送描画回路、17…システムインタフェース制御回路、18…システムデータベース、19表示コントローラチップ、22…テキストメモリ、23…フォントメモリ、32…2ポート画像メモリ。

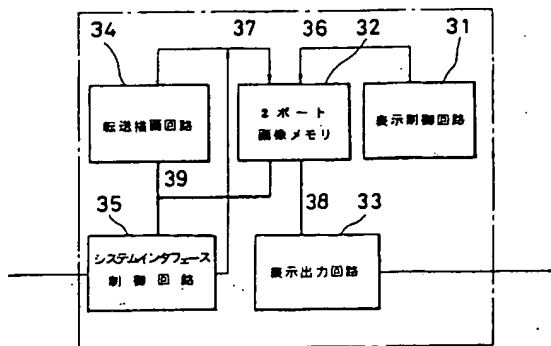


第1図

出願人代理人 弁理士 鈴江武彦



第2図



第3図